

INSTITUTO UNIVERSITARIO PUEBLA	HOJA:	1	DE	4
--------------------------------	-------	---	----	---

<b>ASIGNATURA: ELECTRÓNICA II</b>	
<b>PROGRAMA ACADÉMICO: INGENIERIA ELECTRICA</b>	
<b>TIPO EDUCATIVO: INGENIERIA</b>	<b>MODALIDAD: MIXTA</b>
<b>SERIACIÓN: IM28</b>	<b>CLAVE DE LA ASIGNATURA: IM34</b>
<b>CICLO: SEXTO CUATRIMESTRE</b>	

<b>HORAS CON DOCENTE</b>	<b>HORAS INDEPENDIENTES</b>	<b>TOTAL DE HORAS</b>	<b>CRÉDITOS</b>
<b>60</b>	<b>36</b>	<b>96</b>	<b>6</b>

**TOTAL DE HORAS EN EL PERÍODO:** \_\_\_\_\_ 60 \_\_\_\_\_

**OBJETIVO GENERAL DE LA ASIGNATURA:**

Conocer los diferentes tipos de circuitos de memoria, como están constituidos y diseñar circuitos con ellos. Entender y aplicar diversos métodos de diseño de circuitos secuenciales usados para control digital. Entender el principio de operación y aplicar la lógica programable comercial. Entender los algoritmos de las funciones aritméticas básicas y utilizar circuitos para implementarlos. Conocer y entender el principio de operación y los parámetros más importantes de las familias lógicas más usadas.

**VÍNCULOS DE LA ASIGNATURA CON LOS OBJETIVOS GENERALES DEL CURRÍCULUM:**

Es fundamental conocer el funcionamiento de diferentes circuitos electrónicos para funciones de protección y de control en redes y circuitos para el egresado ya que representa su principal fuente de trabajo.

**PERFIL DEL DOCENTE REQUERIDO:**

Ingeniero en Electrónica o carrera afín.

JESUS ADRIAN BALLESTEROS XICOTENCATL  
**NOMBRE Y FIRMA DEL RESPONSABLE DEL PROGRAMA ACADÉMICO**  
**01 DE MARZO DE 2007**  
**FECHA DE ELABORACIÓN**

**ASIGNATURA: ELECTRÓNICA II  
DEL PROGRAMA ACADÉMICO: INGENIERÍA ELECTRICA**

HORAS ESTIMADAS	TEMAS Y SUBTEMAS	OBJETIVOS DE LOS TEMAS
10	<p><b>1. DISPOSITIVOS DE MEMORIA</b></p> <p>1.1 Terminología usada en memorias. 1.2 Operación general. 1.3 Tecnología de memorias semiconductoras. 1.4 Memoria de lectura únicamente (ROM). 1.5 Memoria estática de lectura escritura (SRAM). 1.6 Memoria dinámica de lectura escritura (DRAM). 1.7 Diseño de arreglos de memoria. 1.8 Memoria con núcleo magnético. 1.9 Memoria de burbuja magnética. 1.10 Memoria de superficie magnética móvil.</p>	Entender la operación y conocer los diferentes tipos de dispositivos de memoria.
10	<p><b>2. CIRCUITOS DE CONTROL SECUENCIAL</b></p> <p>2.1 Definición de un sistema digital de control. 2.2 Aplicaciones de controladores. 2.3 Pasos para obtener los estados y su diagrama para un sistema de control. 2.4 Controladores de anillos con Flip-Flops "D". 2.5 Controladores de estados con Flip-Flops "J-K". 2.6 Controlador microprogramado.</p>	Entender el concepto de control secuencial y conocer diferentes técnicas para implementarlo.
12	<p><b>3. LÓGICA PROGRAMABLE</b></p> <p>3.1 Definición del concepto. 3.2 Tipo de celdas de programación. 3.3 Lógica combinacional programable. 3.4 Lógica combinacional programable con registros de salida. 3.5 Lógica programable-borrable. 3.6 Ambiente de desarrollo para lógica programable. 3.7 Estructuras avanzadas de lógica programable.</p>	Entender el concepto de lógica programable y sus métodos de programación.

HORAS ESTIMADAS	TEMAS Y SUBTEMAS	OBJETIVOS DE LOS TEMAS
14	<p><b>4. ARITMÉTICA DIGITAL: OPERACIONES Y CIRCUITOS</b></p> <p>4.1 Adición binaria.            4.2 Representación de números con signo.            4.3 Adición y sustracción en el sistema de complemento de 2.            4.4 Multiplicación de números binarios.            4.5 Adición en BCD.            4.6 Aritmética hexadecimal.            4.7 Sumador binario.            4.8 Sumador con registro.            4.9 Sumador con circuitos comerciales.            4.10 El sumador BCD.            4.11 Multiplicadores binarios.</p>	<p>Entender los algoritmos y los circuitos para realizar las operaciones aritméticas básicas así como la representación de los números.</p>
14	<p><b>5. FAMILIAS LÓGICAS</b></p> <p>5.1 Terminología empleada en las hojas de especificación.            5.2 La familia lógica TTL.            5.3 Características de la subfamilia estándar TTL.            5.4 Otras subfamilias TTL.            5.5 Reglas de carga para la familia TTL.            5.6 Circuitos con salidas de colector abierto.            5.7 Circuitos con salida de tres estados.            5.8 La familia lógica ECL.            5.9 El transistor MOSFET.            5.10 La familia lógica CMOS.            5.11 Características de la familia CMOS.            5.12 Circuitos con salida de tres estados.            5.13 Compuertas de transmisión.            5.14 Interfase de CMOS a TTL.            5.15 Interfase de TTL a CMOS.</p>	<p>Conocer y entender la operación de las familias lógicas más importantes.</p>

**ASIGNATURA: ELECTRÓNICA II  
DEL PROGRAMA ACADÉMICO: INGENIERÍA ELECTRICA**

**EXPERIENCIA DE APRENDIZAJE (METODOLOGÍA):**

Exposición de los temas por parte del maestro, aplicación del tema expuesto en problemas sencillos y asignación de tareas que refuercen el material visto en el salón de clase. Realización de un proyecto final y/o proyectos parciales de diseño e implantación para reforzar los conceptos vistos en clase. Aplicación de un paquete computacional para la simulación lógica y para la programación de dispositivo lógicos y de memoria.

**BIBLIOGRAFÍA (LIBRO, AUTOR, TÍTULO, EDITORIAL, EDICIÓN):**

1. John F. Wakerly **Diseño digital. Principios y prácticas** Prentice Hall Hispanoamericana, Primera edición, 1992.
2. Ronald J. Tocci **Sistemas digitales. Principios y aplicaciones** Prentice Hall Hispanoamericana, Quinta edición, 1993.
3. E. L. Johnson y M. A. Karim **Digital design. A pragmatic approach** PWS Publishers, 1987.
4. Charles H. Roth **Fundamentals of logic design** Editorial West, 1979.
5. V. T. Rhyne **Fundamentals of digital systems design** Prentice Hall, 1973.
6. John B. Peatman **The design of digital systems** McGraw-Hill, 1972.
7. Technical Staff **TTL logic data book** Texas Instruments, 1988.
8. C. Lancaster **TTL cookbook** SAM's Books

**RECURSOS DIDÁCTICOS:**

**Proyector de acetatos**  
**Cañón**  
**Computadora**

**NORMAS Y PROCEDIMIENTO DE EVALUACIÓN:**

3 exámenes parciales **35%**  
Examen final **15%**  
Prácticas en electrónica **25%**  
Trabajo final **25%**